

# 行政院國家科學委員會專題研究計畫 成果報告

## 應用於 SATA 具有雙點調變及差異積分器之展頻訊號產生器 研究成果報告(精簡版)

計畫類別：個別型  
計畫編號：NSC 97-2221-E-216-005-  
執行期間：97年08月01日至98年07月31日  
執行單位：中華大學通訊工程學系

計畫主持人：高曜煌

計畫參與人員：碩士班研究生-兼任助理人員：盧志良  
碩士班研究生-兼任助理人員：劉星佑  
碩士班研究生-兼任助理人員：吳易熾  
碩士班研究生-兼任助理人員：余伯賢

報告附件：出席國際會議研究心得報告及發表論文

處理方式：本計畫可公開查詢

中華民國 98 年 08 月 14 日



# 應用於 SATA 具有雙點調變及差異積分器之展頻訊號產生器

“Spread Spectrum Clock Generator with Two-Point Modulation and delta-sigma Modulator for SATA Applications

”

計畫編號：NSC97-2221-E-216-005

執行期間：97 年 8 月 1 日 至 98 年 7 月 31 日

主持人：高曜煌 中華大學通訊工程系教授

## 一、中文摘要

隨著外部儲存裝置大量被應用，高速率串列連接不同的外部裝置也越來越普遍。Serial AT Attachment (Serial-ATA) 為目前最普遍的規格之一，其第一代的傳輸速率可達 3Gps[21]。隨著電路運作速度的增快，高速時脈信號所造成的電磁干擾(Electro-Magnetic Interference, EMI)成為不可忽視的問題。因此 Serial-ATA 系統要求時脈頻率具有 5000 ppm 展頻量、30~33 kHz 調變率。

由於 SATA 的展頻量只有 5000ppm，目前此種時脈產生器的做法大都使用調變鎖相迴路(PLL)中的除法器(divider) [7]-[13] 且同時使用差異積分器。使用差異積分器可以較準確的控制展頻大小，尤其適合在展頻量非常小的時候。然而，使用差異積分器的優點為可以準確的控制展頻大小並且為全數位化。但展頻大小與差異積分器所供獻的抖動(jitter)仍然會受到鎖相迴路迴路頻寬大小的影響，為了要減少差異積分器所造成的抖動需要使用三階的差異積分器及三階的迴路濾波器，因此其面積及功率會因此提高[7], [10]。本計劃將試圖發展一個全新的展頻訊號產生器，其為結合使用差異積分調變器及直接壓控振盪器二種調變方式來達到更好的效能，稱其為雙點差異積分展頻訊號產生器(two-point delta-sigma SSCG)。使用雙點差異積分器可以使用較低的迴路頻寬因此差異積分器所產生的抖動可減少並且其頻

大小並不會因此變小。因此只需要使用二階的差異積分器及二階的迴路濾波器。本計劃並針對迴路濾波器加以改良 [13]使得其面積及功率消耗可以降低。並以 CMOS 0.18um TSMC 製程來實現一個全積體化可應用於 SATA 的雙點差異積分展頻訊號產生器。

## 英文摘要

In order to achieve high data rate transmission, serial interfaces with higher speed as compared to parallel interfaces are widely used. For example, serial ATA (SATA), the standard for high speed storage devices of the hard disc drives and CD/DVD, can transmit data rates up to 3Gbps in the first generation [21]. High speed systems often suffer from the electromagnetic interference (EMI) radiated from the timing clocks. Therefore, SATA specifications suggest using spread-spectrum clock generators (SSCG) to reduce EMI levels. The typical spreading ratio is 5000ppm down-spreading and the modulation frequency is within 30~33 KHz. In order to realize such a small spreading ratio, fractional-N PLL with a  $\Sigma\Delta$  modulator is mostly used [7]-[13]. It has the advantage of being fully digital controlled and fine resolution with the increase bit number of the modulator. The modulator is controlled by a triangular wave generator. However, the loop

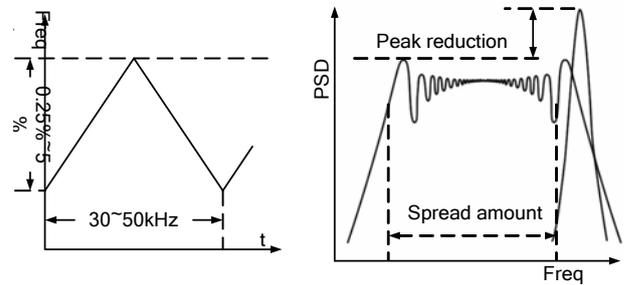
bandwidth of PLL is traded off between modulation profile and jitter caused by  $\Sigma\Delta$  modulator. The modulation profile is distorted and the effect of EMI suppression is degraded as the loop bandwidth is not wide enough. A design of the 3<sup>rd</sup> order  $\Sigma\Delta$  modulator, 3<sup>rd</sup> order loop filter and 300KHz loop bandwidth has been presented in order to simultaneously improve the jitter and profile accuracy [7],[10]. It causes high power consumption and large area.

In this project, a novel SSCG using two-point modulation is developed. With the two-point modulation, the jitter caused by  $\Sigma\Delta$  modulator can be reduced by a small loop bandwidth, while the modulation profile can still be maintained. Therefore, only a 2<sup>nd</sup> order  $\Sigma\Delta$  modulator as well as a 2<sup>nd</sup> order loop filter are utilized. Aided with dual-path loop filter [13], the proposed SSCG can be fully integrated. In the meantime, the chip area and power consumption are improved.

## 二、計畫的緣由與目的

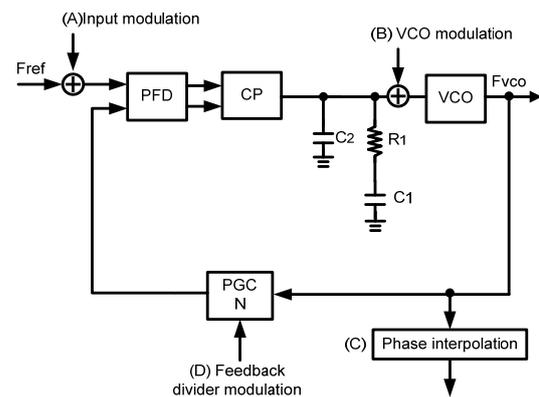
隨著外部儲存裝置大量被應用，高速率串列連接不同的外部裝置也越來越普遍。Serial ATA Attachment (Serial-ATA) 為目前最普遍之一的規格，其第一代的傳輸速率可達 3Gps[21]。隨著電路運作速度的增快，高速時脈信號所造成的電磁干擾(Electro-Magnetic Interference, EMI)成為不可忽視的問題。因此 Serial-ATA 系統要求時脈頻率具有 5000 ppm 展頻量、30~33 kHz 調變率。當加入展頻的機制時，其產生的頻率並不是一個固定頻率的輸出而是一個緩慢變化的頻率輸出，從通訊的角度來看，其為一種具有頻率調變的頻率產生器，圖一為展頻頻率產生器輸出信號示意圖，左圖為在時間域中輸出頻率的變化圖，右圖為在頻率域中輸出功率密度的變化圖。從圖一中

可知，當頻率在時間域中作三角波型的展頻，在頻率域中其最高輸出功率密度會降低，達到避免干擾的目的，其降低的幅度稱為 peak reduction，而展頻大小稱為 spread amount。



圖一、展頻輸出示意圖

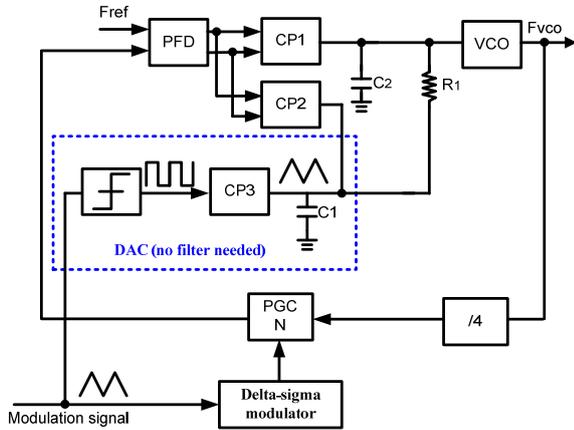
圖二為鎖相迴路(PLL)的方塊圖，PFD 為頻率及相位比較器、CP 為電流充電泵、R1、C1 及 C2 組成迴路濾波器、VCO 為電壓控制震盪器及 PGC 為可程式化計數器。如圖二所示，目前此種時脈產生器的做法大致分為三種，第一種為調變鎖相迴路(PLL)中的除法器(divider) [6]-[14]，如圖二中的(A)及(D)，第二種為直接調變壓控振盪器(VCO) [2]-[5]，如圖二中的(B)，第三種為利用多個相位輸出的時脈(multiphase clock)及數位技術[15],[16]來達到展頻的功能，如圖二中的(C)。



圖二、展頻方式示意圖

雙點差異積分展頻訊號產生器之架構圖請參考圖三，其包含八大部分：相頻偵測器(PFD)、三種充電泵(charge pump current)、改良式雙路徑迴路濾波器(two-path loop filter)、壓控振盪器(VCO)、除以四之預除器

(pre-scaler) 、八位元可調式計數器(8-bits programmable counter)、差異積分調變器(delta-sigma modulator)及一個數位類比轉換器(DAC)來生一個類比三角波，調變信號從差異積分器及 RC 濾波器輸入故稱雙點調變。



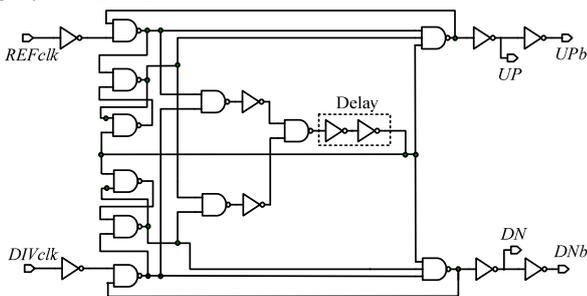
圖三 展頻時脈產生器

### 三、研究方法及成果

#### 電路的細節討論:

##### (A) 相頻偵測器(PFD):

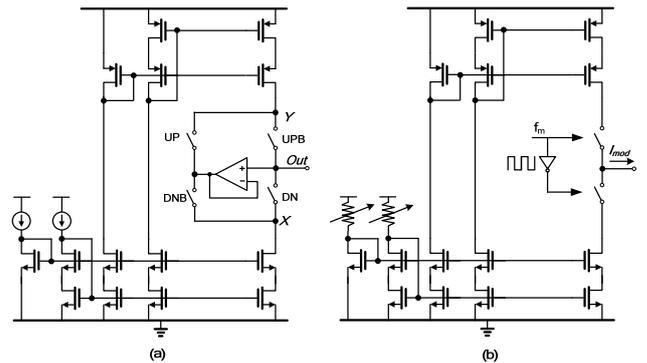
圖四是用 NAND 閘來實現圖八(a)的 PFD 電路，值得注意的是，為了克服死區 (dead zone) 的問題，必須在重置之前多增加一段延遲時間，使後面的充電泵 (charge pump) 有足夠的時間開啟，做充放電的動作。延遲時間大小需視充電泵的輸入電容而定；在相位差很小時，若延遲時間太短，充電泵還是無法開啟工作，這將會造成相位誤差 (phase error)；若延遲時間太長，則會使參考信號的突波 (reference spur) 變大；因此，適當的選擇延遲時間是必要的。



圖四、PFD 電路圖

##### (B) 充電泵(charge-pump current):

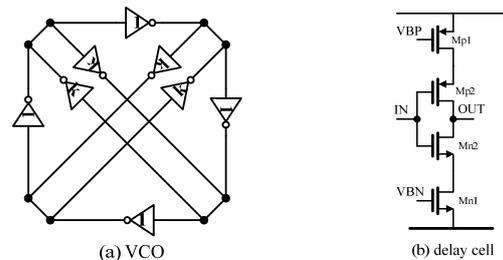
如圖五所示，本研究需要三個充電泵，CP1 及 CP2 使用圖(a)中的充電泵，CP3 則使用圖(b)中的充電泵。在圖(a)中電流源使用堆疊式電流源(cascoded current source)來改善電源雜訊抑制能力(PSRR)及電流源的準確度，另外使用 OP 來改善因電流充放電所造成的 charge injection，可有效減少時間抖動(timing jitter)。圖(b)與圖(a)的差異在於不使用 OP，其原因為調變的速度非常的慢只有數十仟赫，其 charge injection 造成的影響非常的小，因此可以不使用 OP 以節省面積。



圖五 Charge-pump circuit

##### (C) 壓控振盪器(VCO)[20]:

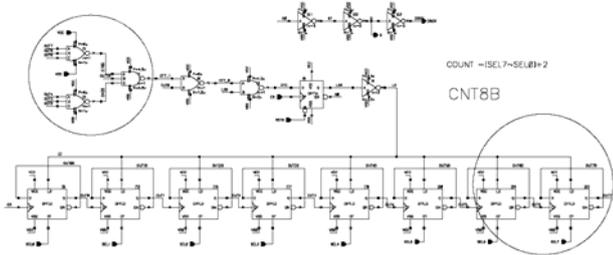
如圖六所示使用 tetrahedral oscillator，其輸出波型較像弦波，且其輸出為四個相位互為 90 度，可提高輸出頻率。



圖六、壓控振盪器的電路圖

(D) 八位元可調式計數器:

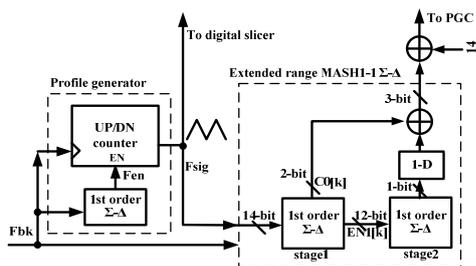
如圖七所示，使用非同步的計數器來降低功率消耗及增加操作速度。



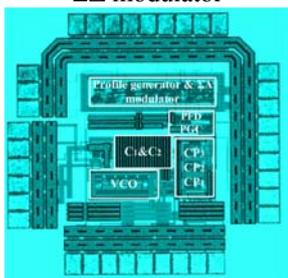
圖七、八位元可調式計數器電路圖

(E) 三角波產生器及數位差異積分調變器 (digital delta-sigma modulator):

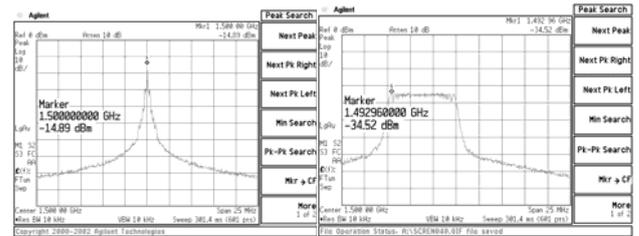
如圖八所示，三角波產生器為由一個上下數的計數器及一個一階的差異積分調變器所組成。另外傳統的 MASH1-1 的數位差異積分調變器，其輸入範圍為全部(full range)，但由於仍無法滿足展頻訊號產生器的需求，故本計劃使用廣範圍的差異積分調變器(Extended range delta-sigma modulator)[14]，此方法已發表在 2006 IEICE 中見文獻 14。其利用改變第一級的一階差異積分調變器的輸出位元數從一位元至二位元可以將原來的輸入範圍擴大為原來的三倍，解決了傳統的調變器碰到的問題。



圖八 Block diagram of the proposed profile generator and  $\Sigma\Delta$  modulator



圖九 Die photograph of the proposed TPD-L-SSCG



圖十 Measured spectra for the TPD-L-SSCG (a) with SSC-off (b) with SSC-on. Measurement condition: RBW=10KHz, VBW=10KHz and Peak-Hold mode.

圖九為晶片圖而圖十為測量結果。

四、結論

In this work, a new SSCG architecture with two point modulations is presented. The PLL bandwidth is effectively expanded to improve the modulation waveform. The spread ratio can be finely controlled by a simple DAC. The most important success is the usage of the second order  $\Sigma\Delta$  modulator and the second order dual-path loop filter, which remarkably reduce power consumption and chip area without the jitter penalty. In addition, the total integration is realized without using an external loop filter or a high resolution DAC. The clock rate of 1.5GHz with a down spread ratio of 0.5% is achieved. The jitters at SSC-on are 5.485ps-rms and 35ps-pp with only a 0.737ps-rms jitter attributed from spread spectrum clocking. The improvement in EMI reduction is better than 2.62B with respect to a conventional one-point implementation.

本計劃的相關研究結果，98 年於 IEEE Trans. EMC 期刊發表一篇論文，並於 2008 APMC 發表會議論文一篇。

表五達成之規格

Modulation Method	Modulation on divider
Modulation Type	Down-spread
Modulation Frequency	31.25K
Modulation ratio(down spread)	-0.5%~0%
Output Frequency	1.5GHz
Input Frequency	25MHz
VCO Gain(Kvco)	1.13GHz/V
Loop filter (On chip)	R1=12KΩ C1=160pF

	(C1,equ=640pF) C2=40pF
Jitter(CCPP)	<100ps
Chip Area (active)	0.44*0.48 mm <sup>2</sup>
Supply Voltage	1.8V
Power Dissipation	40mW

## 五、參考文獻

- [1] K. B. Hardin, J. T. Fessler, and D. R. Bush, "Spread-spectrum clock generation for the reduction of radiated emissions," in *Proc. IEEE Int.Symp. Electromagnetic Compatibility*, 1994, pp. 227–231.
- [2] H.H. Chang, I.H. Hua, and S.I. Liu, "A Spread-Spectrum Clock Generator with Triangular Modulation," *IEEE J. OF Solid-State Circuits*, vol. 38, pp.673-676, April 2003.
- [3] H.Y. Huang, S.F. Ho and L.W. Huang, "A 64-MHz~1920-MHz Programmable Spread-Spectrum Clock Generator," *IEEE International Symposium on Circuit and Systems*, pp.3363-3366, 2005
- [4] H. S. Li, Y. C. Cheng, and D. Puar, "Dual-loop spread-spectrum clock generator," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, 1999, pp. 184–185.
- [5] **Y. H. Kao and Y. B. Hsieh, "A Fully Integrated Spread Spectrum Clock Generator Using a Dual-Path Loop Filter," *MWCAS*, Aug. 2006.**
- [6] J. Y. Michel and C. Neron, "A frequency modulated PLL for EMI reduction in embedded application," in *Proc. IEEE Int. ASIC/SOC Conf.*, 1999, pp. 362–365.
- [7] M. Kokubo, et al., "Spread-spectrum clock generator for serial ATA using fractional PLL controlled by  $\Delta\Sigma$  modulator with level shifter," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, pp.160–161, Feb. 2005.
- [8] M. Sugawara et al., "1.5-Gb/s 5150-ppm spread-spectrum SerDes PHY with a 0.3-mW1.5-Gb/s level detector for serial ATA," in *Symp. VLSI Circuits Dig. Tech. Papers*, June 2002, pp. 60–63.
- [9] M. Aoyama et al., "3 Gb/s, 5000ppm Spread Spectrum SerDes PHY with Frequency Tracking Phase Interpolator for Serial ATA," *Symp. VLSI Circuits*, pp. 107-110, June, 2003.
- [10]M. Kokubo, et al., "Spread-Spectrum Clock Generator for Serial ATA with Multi-Bit  $\Sigma\Delta$  modulator-Controlled Fractional PLL," *ICICE Trans. Electron.*, vol. E-89C, pp. 1682-1688, Nov. 2006.
- [11]H. R. Lee, Ook Kim, Gijung Ahn, D. K. Jeong, "A Low-Jitter 5000ppm Spread Spectrum Clock Generator for Multi-channel SATA Transceiver in 0.18 $\mu$ m CMOS," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, pp.162–163, Feb. 2005.
- [12]W. T. Chen, J. C. Hsu, H. W. L, and C. C. S, "A Spread Spectrum Clock Generator for SATA-II," *IEEE Int. Symp. on Circuits and Systems*, pp.2643–2646, May. 2005.
- [13]Y. Moon, G. Ahn, H. Choi, N. Kim, and D. Shim, "A Quad 6Gb/s Multi-rate CMOS Transceiver with TX Rise/Fall-Time Control," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, Feb. 2006.
- [14]Y. B. Hsieh and Y. H. Kao, "A Spread-Spectrum Clock Generator Using Fractional-N PLL with an Extended Range  $\Sigma\Delta$  Modulator," *ICICE Trans. Electron.*, vol. E-89C, pp. 851-857, 2006.
- [15] Y. Moon, D. K. Jeong, and G. Kim, "Clock dithering for electromagnetic compliance using spread-spectrum phase modulation," in *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers*, 1999, pp. 186–187.
- [16] H. W. Chen and J. C. Wu, "A spread-spectrum clock generator for EMI reduction," *IEICE Trans. Electron.*, pp. 1959–1966, Dec. 2001.
- [17] K. C. Peng, C. H. Huang, C. J. Li, and T. S. Horng, "High-Performance Frequency-Hopping Transmitters Using Two-Point Delta-Sigma Modulation," *IEEE Trans. Microwave Theory and Tech.*, vol. 52, pp. 2529–2535, Nov. 2004.
- [18] M. H. Perrott, T. L. Tewksbury III, and C. G. Sodini, "A 27-mW CMOS fractional-N synthesizer using digital compensation for 2.5-Mb/s GFSK modulation," *IEEE Journal of Solid-State Circuits*, vol. 32, pp. 2048 - 2060, December 1997.
- [19] K. C. Peng, C. H. Huang, C. J. Li, and T. S. Horng, "High-Performance Frequency-Hopping Transmitters Using Two-Point Delta-Sigma Modulation," *IEEE Trans. Microwave Theory and Tech.*, vol. 52, pp. 2529–2535, Nov. 2004.
- [20] K. H. Kim et al., "A 20-Gb/s 256-Mb DRAM With an Inductorless Quadrature PLL and a Cascaded Pre-emphasis Transmitter," *IEEE Journal of Solid-State Circuits*, vol. 41, no. 1, pp. 127 - 134, January 2006.
- [21] Serial ATA Workgroup, "Serial ATAII: Electrical Specification," Revision 1.0, May, 2004..

# 中華大學補助教師出席國際性及大陸地區學術會議報告

2009年 3月 03日

報告人姓名	高曜煌	系所 職稱	通訊工程系 教授
時間 會議 地點	2008/12/16-2008/12/20 香港	本校核定 補助字號	國科會計畫 NSC 97-2221-E-216-005
會議 名稱	(中文)2008 IEEE 亞太微波國際學術會議 (英文)2008 IEEE Asia Pacific Microwave Conference (APMC-2008)		
發表 論文 題目	(中文) 1. 以表面超聲波振盪器為基礎並應用於高速串列數據傳輸的時脈恢復電路 (英文) 1. SAW Oscillator Based Clock Recovery for High Speed Serial Data Transmission		

## 一、簡介

由於無線通信的蓬勃發展，通信速度越來越快，目前已達到毫米波，因此發展微波科技乃是大勢所趨，IEEE意識到此種發展，除了在MTT學術期刊不定期出版專刊外，並在各區域舉辦研討會，亞太地區從1986年在印度首次舉辦亞太微波會議(Asia-Pacific Microwave Conference-APMC)以來，今年是第二十屆，由國際IEEE微波學會及中國香港分會主辦，行政上由香港城市大學負責，在香港國際會議廳舉行四天並到澳門二天，主題為：**創新技術引領智能識別的新時代。**

微波技術開始純粹是爲了應用於雷達、飛彈製導、監察和竊聽等軍事領域，後來則更多的運用於民用系統。正是因爲微波技術的推展，無線電話、遠程遙控、全球定位、無線電廣播、電視和衛星電視直播才能夠得以實現。後來移動電話的出現徹底改變我們的日常生活。由於移動電話帶來的方便是如此的令人印象深刻，公眾對於利用無線技術替換所有有線連接的電腦以及視聽設備的需求日益強烈。實際上，隨著越來越多的電子小發明如藍牙、WiFi、WiMax、ZigBee 以及UWB 等協議的無線通信模塊的模式自動組合，我們正在向這個目標邁進。現下，擁有無線互連的各種各樣的電子電氣設備不斷的裝配我們的辦公室和家庭。除了家裡和辦公室，我們也可以在往返辦公室的路上，或者公共的活動場所，戶外，鄉下，甚至在海上的旅途中，都可以使用網路服務。

跟往屆不同，08 亞太微波會議時間從12 月16 日到20 日，爲期5 天。特意挑選在這個時間段，是因爲會議的最後一天正好是澳門特別行政區成立的9 週年慶典。爲了紀念這一歷史性的時刻，會議將於星期五上午移師到澳門世界聞名的威尼斯人度假村和會議中心。除了天線設計和微波技術的發展這兩大道統的重點，08 亞太微波會議將加入兩大新潮流。一是綜合考慮珠江三角洲的優勢和不足，發展環境友好的無線通信產品將成爲重點，特別是電磁干擾和電磁兼容方面。此外，爲了突出香港的物流業的中心地位和電訊的地區樞紐位置，第四大潮流將注重在RFID、WiFi、WiMax、ZigBee、DVB、DAB 和其它無線通信系統的發展和應用。

## 二、參加會議經過

本人於12月16日星期日中午從台北搭乘長榮航空到香港，出關時已是下午五點，再從機場搭快軌到市區，並住在灣仔的飯店，距離會場很近，走路約20分鐘到會場很方便，不遠

為銅鑼灣，生活機能非常方便。

我於 12 月 17 日早上註冊，圖一為會場入口處留影，圖二為註冊完後參觀學生競賽海報並與會者討論交換心得，對將來學校研究有幫助。星期三開始分六個廳分別進行，早上二個時段，下午亦有兩個時段，時段非常緊湊，提供各式各樣的研究成果報告，使與會人士不僅可聆聽各小會場的口頭報告，亦可至海報會場與學者或其研究生共同討論甚有意思，我全程參加 RFID 的討論，由於它是今年的重點項目論文篇數較多，而且有很多 RFID 天線方面創新的應用收穫很多。本來以為海報展較次等，來此發現海報展相當受重視，時間長又可面對面溝通非常有效果。

今年我有一篇論文被接受為口頭宣讀，在星期四下午發表，論文題目為：

. 以表面超聲波振盪器為基礎並應用於高速串列數據傳輸的時脈恢復電路

### SAW Oscillator Based Clock Recovery for High Speed Serial Data Transmission

Authors: Yao-Huang Kao and Way-Yu Chen

為一篇先進高頻 622MHz 及 1.24GHz 低相位雜訊的可調超聲波壓電振盪器，它可應用於高速同步光纖網路作為同步及脈沖萃取是所有高速同步網路不可或缺的模組，論文重點之一是用 CMOS IC 與超聲波共振器的設計，並在 IC 中埋藏立體電感，在此會議中大家討論非常熱烈，由於本文觀念很新，頗受與會學者注意，紛問問題，事後並多方討論，圖三為與亞東學院張道治教授一起用餐交談。



圖一 APMC 會場入口

圖二 海報競賽處



圖三為作者與亞東大學張道治院長(中)及雲科大許孟庭教授(右)合影

### 三、參加會議的感想

1. 中國經過 20 年的快速發展，已經由低檔產品的生產基地躍升為世界經濟發展的引擎之一，與此同時，亞太微波會議也由區域性的集會演變成世界微波領域的三大頂級會議之一。由於中國不僅有龐大的市場，而且國內消費市場對原材料、複合材料、半成品以及成品也有巨大的需求，因而推展了亞太地區的經濟繁榮。因此，亞太微波會議在生產和服務領域的技術、非技術方面，越來越受到專業技術人員以及專業培養訓練人員的歡迎。會議的參加者包括微波和毫米波通信領域的教授，軟硬體工程師和研究生。他們從事的工作包括天線、合成材料、配件、設備、測量儀器、消費產品、軟體等的研究、設計、生產、安裝維護以及應用。除了這些參加者之外，亞太微波會議也有政府部門，工業界人士，金融家以及其他方面的專家參加。時至今日，亞太微波會議已經成爲一個服務於包括應用電磁學的學術領域、微波軟硬體生產的工業領域、以及電信服務領域在內的獨特的世界一流的國際會議。

2. 由於手機的推出以及後續的無線互連系統的發展已引發的一場工業的微型技術革命。這些通信系統製造消費產品不但是是一個勞動密集型的工作，也是資金密集型和技術密集型等我們缺乏的東西。在廣東珠江三角洲的很多工業企業都正在從事上遊行業軟體與硬體相關的開發和設計。爲了支援這些改變，珠江三角洲的很多大學以及企業都活躍在微波技術的基礎研究與應用領域方面。

3. 大陸參加的學者多，已有很多碩博士班學生出現在會場，如北京清華及上海復旦，可見其經濟力已提昇。感覺中國物價上漲，一份肯塔基套餐要人民幣 25 元，折合台幣約 125 元，

也許台灣這幾年變窮了。

4. 因為香港位於亞洲太平洋地區的中心，有地理優勢，此次參加人數超過 1000 人，同時有 6000 人參觀了相關的展覽，是香港有史以來舉辦的最大規模的國際微波盛會。

最後，感謝學校及國科會的輔助得以成行，討論此先進科技，由於環保僅攜回大會 USB 一片，有興趣同仁歡迎借閱。我的電話為 5186036，Email:yhkao@chu.edu.tw 。

# 中華大學補助教師出席國際性及大陸地區學術會議報告

2008 年 11 月 08 日

報告人姓名	高曜煌	系所 職稱	通訊工程系 教授
時間 會議 地點	2008/11/2-2008/11/5 中國北京市	本校核定 補助字號	(96)中華研國字第 24 號 中華民國 97 年 10 日 18 日
會議 名稱	(中文)2008 國際超聲波學術會議 (英文)2008 IEEE International Ultrasonic Symposium (IUS-2008)		
發表 論文 題目	(中文) 1.利用被動式射頻標籤及薄膜体波共振腔作溫度感測 (英文) 1. Wireless Temperature Sensing using a Passive Tag with Film Bulk Acoustic Resonator		

IEEE 國際超聲波學術會議是超聲波學術界最高的會議，它除了探討超聲波基本原理、新型的材料、創新的元件及製程、及各式的應用，包括非破壞性探討及醫學成像等，內容非常多樣，2008 北京奧運後第一次在中國大陸舉行，參加人數超過 1000 人，以歐美及日本最多，亞洲其他國家較少，由於本學術會具有高度商業應用價值，有多家世界知名的廠商派代表參加並展示，如 EPCOS、Murata、RFMD、RFM、Kyocera，歐洲參與廠商很多。

大會為了提高知識的傳播特別在第一天的短期課程，包括 Medical Ultrasound Transducers, Ultrasound Imaging System, Photoacoustic Imaging and Sensing, Estimation and Imaging of Tissue Motion and Blood Velocity, Ultrasound Elastography, Acoustic Microscopy, Therapeutic Ultrasound, SAW Modeling Techniques, Ultrasound Contrast Agents, CUMT Theory Technology and Application, Time Reversal Acoustics, and Acoustic Near-Field Imaging，另外研討會題目分有五大群，主題為：

1. 醫療超聲波
2. 感測非破壞及工業應用
3. 三為超聲波物理
4. 第四為微超聲波元件包含表面薄膜微基電等
5. 第五為換能元件及其材料

在短期課程中我特別注意 CMUT 的課程，亦即電容式微机电超聲波換能器(Capacitive Micromachine Ultrasonic Transducer)，是一很新的領域，邀請講員為史丹福大學的教授 B. T. Khuri-Yakub 及其助理 Omer Oralkan 及 Mario Kupnik，講授 CMUT 的基本原理及其應用，分為：1. 背景 2. 設計及方程式 3. 模型化 4. 有限元素法模型 5. 應用，分 a. 浸泡式及 b. 空氣中情形，有氣體及生物應用及醫療應用。

## 一、參加會議經過

本人於 12 月 2 日星期日上午 11 點 50 與交通大學電信系林炯宏同學從台北搭乘港龍航空經香港到北京，出關時已是下午五點，再從機場搭快軌到市區，並住在市內二環的寶辰 (Howard Johnson) 飯店，就在北京車站正對面，雖距離會場有段距離，要轉四次捷運，不過票價便宜，才人民幣二元到底，還算方便，不遠為天安門廣場距王府井鬧區亦不遠，生活機能非常方便。

我於 11 月 3 日早上註冊，圖一為會場入口處留影，圖二為註冊完後在報到處留影。中間遇到日本千葉大學 Kenya hashimoto 教授見圖三，他是 IEEE 的 Fellower，在表面超聲波元件有卓越成就，筆者去年訪問千葉大學曾與他有過切磋，今好朋友在異地見面格外親切，他今年十二月初將再訪問台灣，在義守大學次世代頻率控制元件會議中再度發表論文，我也會再與他相逢。圖四作者與台灣嘉碩董事長黃鈺同，是目前台灣唯一生產超聲波壓電濾波器的公司，老闆親自出席，一來觀察情報瞭解新的元件及製程，二來會會老朋友及客戶，與其相識對將來學校研究有幫助。

星期一開始分六個廳分別進行，早上二個時段，下午亦有兩個時段，中間從 3 點到 4 點半是海報時段非常緊湊，提供各式各樣的研究成果報告，使與會人士不僅可聆聽各小會場的口頭報告，亦可至海報會場與學者或其研究生共同討論甚有意思，本來以為海報展較次等，來此發現海報展相當受重視，時間長又可面對面溝通非常有效果。本人此次會議共有一篇海報討論，對中華大學校譽多有幫助。



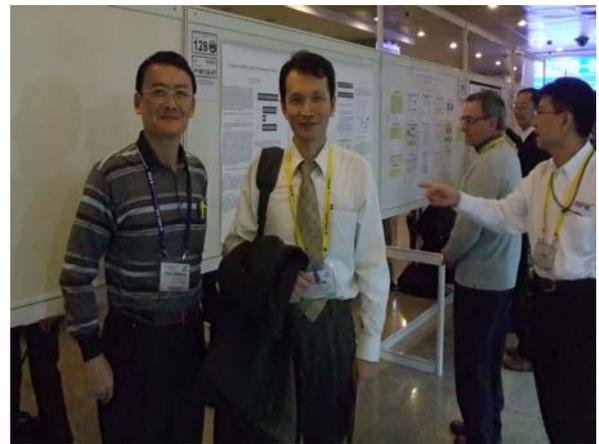
圖一 會場北京國際會議



圖二 大會報到處



圖三為作者與千葉大學 Kenya Hashimoto 教授



圖四作者與台灣嘉碩董事長黃鈺同

大會今年的主講請上海同濟大學的 Prof. Jiqing Wang，是大陸聲學的專家及院士，亦是 IEEE 的 Fellow，講題為

### Acoustics of Traditional Chinese Theatrical Buildings

回顧古時候中國戲劇的聲音效果，由於是開放式沒有屋頂，它的聲效模擬不同於今日封密式劇院，講演內容相當精彩。

## 二、論文宣讀

今年我有一篇論文被接受為海報討論，在星期三下午發表，論文題目為：

. 利用被動式射頻標籤及薄膜体波共振腔作溫度感測

Wireless Temperature Sensing using a Passive Tag with Film Bulk Acoustic Resonator

Authors: Jon-Hung Lin and Yao-Huang Kao

第一篇為先進高頻 2.48GHz 低相位雜訊的可調超聲波壓電振盪器，它可應用於高速同步光纖網路，論文重點之一是 CMOS IC 與超聲波共振器的設計，共同作者為林炯宏，一般以為海報討論較不重要，其實不然，在此會議中許多大牌教授一樣有海報，而且大家討論非常熱烈，在一個半鐘頭毫無冷場，由於本文觀念很新，是屬於溫度感測並無線輸出與目前感測但僅有線輸出不同，再稍加改進或許可能有商業用途，為目前 UHF RFID 重要應用，頗受與會

學者注意，紛問問題，並要求本人的報告資料，見圖五所示，世界知名 RFM 公司的資深設計工程師戴繼東博士亦多有詢問。



圖五作者之一我的學生林炯宏與各地學者討論內容

### 三、參加會議的感想

1. 出來參加高水準的國際會議才知道別人在想什麼，主要的研究方向在何?例如 CMUT 等，對個人在將來學術的研究上有相當大的助益。同時也讓人知道一個國家的研究水準，像台灣參加人較少，有幾位來自台大及陽明醫工系，發表超音波醫學成像方面，是醫學與電機合作的成果，其中台大學生還得獎，不容易，希望將來台灣亦能主辦此國際會議。

2. 中國政府市政規劃有一套，在國際會議區(Beijing International Convention Center-BICC)附近交通便利生活機能方便，各種地下捷運，空中捷運，及 Bus，大型購物中心彼此相連，人民有強烈消費意願，各種世界名牌展示各樣的促銷活動，生氣蓬勃。

3. 北京國際會議中心與鳥巢運動公園及水立方游泳池相鄰，形成一聚落，提供多樣化的服務及生活空間。星期一至三雖全程在會場，亦抽空出來曬太陽走一走，星期二上午至水立方及鳥巢參觀，星期三至天安門故宮參觀，中間並無其他參訪活動，星期四早上離開搭机返國。

4. 大陸的學者多，已有很多碩士班學生出現在會場，並且學生已可出訪如北京清華及上海復旦可見其經濟力已提昇。

5. 感覺中國物價上漲，一份肯塔基套餐要人民幣 25 元，折合台幣約 125 元，也許台灣這幾年變窮了。

6. 超聲波在各種工業應用越來越重要，例如超聲波的醫學成像技術，此門科學是跨學門的，它包含電子元件、信號處理、及醫學，此一領域目前國內從事研究的人數相當多，但仍落後先進國家有段距離，需要大力鼓吹與提倡，尤其元件與系統更應互相結合。

最後，感謝學校及國科會的輔助得以成行，討論此先進科技，由於環保僅攜回大會會刊簡摘一冊，光碟以後會補寄，有興趣同仁歡迎借閱。我的電話為 5186036，  
Email:yhkao@chu.edu.tw。