

封裝效應對應變矽MOSFET之應力分析

陳精一, 林一宏

機械工程學系

工學院

meching@chu.edu.tw

摘要

隨著科技的進步，為了持續提升晶片效能，以往藉由將晶片上之電晶體元件結構縮微的方式，如今受限於物理極限，已陷入瓶頸，為了能夠持續增加晶片的效能，於是發展出應變工程技術。應變工程藉由對電子通道處施加應力(應變)，藉以增加載子遷移率的方式來增強半導體元件效能，如此能夠不需將電晶體元件結構縮微，卻仍能持續增加晶片的效能。而在封裝效應部分，隨著、輕、薄、短、小的發展方向，封裝效應對於晶片的影響日益顯著，使得封裝應力對於晶片中之low-k層的效應逐漸受到重視，本研究更進一步探討，封裝應力對於應變矽金氧半場效電晶體之應力影響。本研究使用泛用型有限元素軟體ANSYS[®]，首先建構了二維金氧半場效電晶體模型，並使用元素生與死的方法來模擬元件之製造程序。根據半導體製程，建構具有矽晶圓基底、閘極氧化層、淺溝絕緣結構、多晶矽閘極、線型氧化物間隙、鎳化物間隙、接觸孔蝕刻停止層等結構之電晶體模型。第二部分選擇覆晶封裝構裝體作為探討封裝效應的對象，建立了1/4構裝體全域模型，並給予175°C降溫至50°C之溫度差做為負載，接著建立次模型，探討封裝效應之影響。分析結果發現在封裝效應方面，封裝效應對載子通道處之X方向應力的影響較Y方向應力明顯；當電晶體閘極寬度越小其對載子通道處之應力，受封裝效應影響越顯著。

關鍵字：有限元素法、應變工程、封裝效應。